

绝密 ★ 考试结束前

全国 2019 年 10 月高等教育自学考试
计算机原理试题
课程代码:02384

请考生按规定用笔将所有试题的答案涂、写在答题纸上。

选择题部分

注意事项:

1. 答题前,考生务必将自己的考试课程名称、姓名、准考证号用黑色字迹的签字笔或钢笔填写在答题纸规定的位置上。

2. 每小题选出答案后,用 2B 铅笔把答题纸上对应题目的答案标号涂黑。如需改动,用橡皮擦干净后,再选涂其他答案标号。不能答在试题卷上。

一、单项选择题:本大题共 15 小题,每小题 2 分,共 30 分。在每小题列出的备选项中只有一项是符合题目要求的,请将其选出。

1. 在冯·诺伊曼思想体制中,计算机能够自动工作的关键所在是
A. 二进制 B. 存储程序 C. 运算器 D. 控制器
2. 1938 年,率先把逻辑代数用于开关和继电器网络的分析、化简的科学家是
A. 乔治·布尔 B. 克劳德·香农
C. 约翰·阿塔纳索夫 D. 查尔斯·巴贝奇
3. 对于 RS 触发器来说,满足下列哪种条件时,触发器不会变化,维持原来的状态?
A. $\bar{S}=0, \bar{R}=1$ B. $\bar{S}=1, \bar{R}=0$ C. $\bar{S}=1, \bar{R}=1$ D. $\bar{S}=0, \bar{R}=0$
4. 以下关于奇偶检验位的叙述中,正确的是
A. 能发现并纠正错误 B. 只能发现奇数个位同时出错
C. 只能发现偶数个位同时出错 D. 只能发现一个位出错
5. 在下列机器数中,零的表示形式是唯一的编码为
A. 原码 B. 反码 C. 补码 D. 补码与反码
6. 以下关于补码加减运算的说法中,错误的是
A. $[X]_{补}+[Y]_{补}=[X+Y]_{补}$
B. 补码减法运算可以转换成加法运算
C. 数值部分用补码表示,符号位单独处理
D. 补码加减法是有“模”运算

7. 以下关于补码一位乘法的说法中, 错误的是
- A. 被乘数和乘数均取绝对值参加运算, 符号位单独处理
 - B. 符号位与数值位可以按相同的规则一起参加运算, 符号位不用单独处理
 - C. 末位增设附加位 y_{n+1} , 且初值为 0
 - D. 为了避免中间结果溢出, 被乘数、部分积取双符号位参与运算
8. CPU 控制器的基本功能不包括
- A. 取指令
 - B. 产生时序信号
 - C. 分析指令
 - D. 执行指令
9. 下列关于指令和微指令之间关系的描述中, 正确的是
- A. 一条指令的功能通过执行一条微指令来实现
 - B. 一条指令的功能通过执行一个微程序来实现
 - C. 一条微指令的功能通过执行一条指令来实现
 - D. 一条微指令的功能通过执行一个微程序来实现
10. 流水线中的主要问题不包括
- A. 资源相关冲突
 - B. 数据相关冲突
 - C. 运行速度慢
 - D. 控制相关冲突
11. 组成常用的虚拟存储系统的两级存储器是
- A. 主存—外存
 - B. 快存—主存
 - C. 快存—辅存
 - D. 通用寄存器—主存
12. 访问相联存储器是按
- A. 地址指定方式
 - B. 堆栈存储方式
 - C. 内容指定方式
 - D. 地址指定与堆栈存储方式结合
13. 信息只用一条传输线, 且采用脉冲传输的方式称为
- A. 串行传输
 - B. 并行传输
 - C. 并串行传输
 - D. 分时传输
14. 下述 I/O 控制方式中, 主要由程序实现的是
- A. PPU(外围处理机)方式
 - B. 中断方式
 - C. DMA 方式
 - D. 通道方式
15. 采用周期挪用的 DMA 方式传送数据时, 每传送一个数据要占用的时间为
- A. 一个指令周期
 - B. 一个机器周期
 - C. 一个时钟周期
 - D. 一个存储周期

非选择题部分

注意事项:

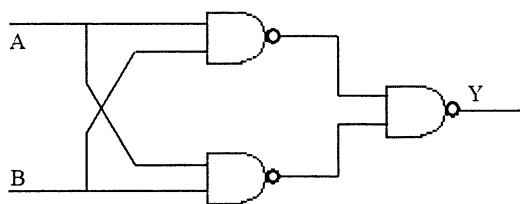
用黑色字迹的签字笔或钢笔将答案写在答题纸上,不能答在试题卷上。

二、填空题:本大题共 10 小题,每小题 2 分,共 20 分。

16. 1822 年,英国人查尔斯·巴贝奇提出的自动计算机必须具有输入、输出、处理、
_____和控制五大功能。
17. 在数字系统中,减法、乘法、除法的核心都是_____运算。
18. 在浮点表示中,为了使小数点可以自由浮动,一个浮点数由_____和_____两个部分组成。
19. 整个加法器的总延时主要取决于 n 的大小, n 愈大(即加法器字长愈大),所需要的总延迟时间就愈长,原因在于进位信号是从_____开始逐位向_____串行传递。
20. 采用串行一位乘法方案,执行一次 n 位乘法运算的时间至少是执行一次 n 位加法运算时间的_____倍。
21. CPU 的基本功能有程序控制、_____、时间控制和数据加工。
22. CPU 访问内存就是一次总线传送,故在微型计算机中 CPU 周期又称为_____。
23. 主存与 Cache 的地址映射有直接相连、组相连和全相连三种方式。其中_____方式适度地兼顾了其它二者的优点,又尽量避免其缺点,从灵活性、命中率、硬件投资来说较为理想。
24. 中断处理过程可以_____进行。优先级高的设备可以中断_____的中断服务程序。
25. 直接内存访问(DMA)方式中,DMA 控制器从 CPU 完全接管对_____的控制,数据交换不经过 CPU,直接在内存和 I/O 设备之间进行。

三、计算题:本大题共 5 小题,每小题 4 分,共 20 分。

26. 写出题 26 图所示电路的逻辑表达式,并列真值表。



题 26 图

27. $[X]_{\text{补}} = (1.1001111)_2$, 求 X 。
28. 已知 $x = +110110$, $y = -011011$, 用变形补码(双符号位)计算 $x - y$, 并判断运算结果是否溢出。

29. 指令流水线有取指(IF)、译码(ID)、执行(EX)、访存(MEM)、写回寄存器(WB)五个过程段, 共有 12 条指令连续输入此流水线。假设每阶段所需时间 100ns, 请问非流水线处理 12 条指令需要多长时间?
30. CPU 执行一段程序时, Cache 完成存取的次数为 3800 次, 主存完成存取的次数为 200 次, 已知 Cache 存取周期为 50ns, 主存为 250ns, 求 Cache 系统的命中率和平均访问时间。

四、问答题: 本大题共 6 小题, 每小题 5 分, 共 30 分。

31. 逻辑电路分为哪两大类? 并陈述各类的特点。
32. 什么是指令? 并列举四种类型的指令。
33. 常见的运算器内部总线结构分几种, 各有什么特点?
34. CPU 的时序信号产生器由哪几个部分组成?
35. 用 16K×16 bit 的 SRAM 芯片构成 64K×16 bit 的存储器。要求画出该存储器的示意图。
36. CPU 响应中断应具备哪些条件?