

# 全国 2020 年 10 月高等教育自学考试

## 计算机原理试题

课程代码:02384

1. 请考生按规定用笔将所有试题的答案涂、写在答题纸上。
2. 答题前,考生务必将自己的考试课程名称、姓名、准考证号用黑色字迹的签字笔或钢笔填写在答题纸规定的位置上。

### 选择题部分

#### 注意事项:

每小题选出答案后,用 2B 铅笔把答题纸上对应题目的答案标号涂黑。如需改动,用橡皮擦干净后,再选涂其他答案标号。不能答在试题卷上。

一、单项选择题:本大题共 15 小题,每小题 2 分,共 30 分。在每小题列出的备选项中只有一项是符合题目要求的,请将其选出。

1. 计算机通过总线将计算机硬件的五大部件连接起来,下列总线中不属于计算机总线的是  
A. 数据总线  
B. 地址总线  
C. 控制总线  
D. 运算总线
2. 逻辑代数是用于描述客观事物间的逻辑关系的数学工具,于 1854 年提出该理论的科学家是  
A. 乔治·布尔  
B. 克劳德·香农  
C. 约翰·阿塔纳索夫  
D. 查尔斯·巴贝奇
3. 对于双向移位寄存器 74LS194 来说,要实现 4 位移位寄存器中的各位数码依次向左移一位,需要满足的条件是  
A.  $MR=1, S1=1, S0=1$   
B.  $MR=1, S1=0, S0=1$   
C.  $MR=1, S1=1, S0=0$   
D.  $MR=1, S1=0, S0=0$

4. 程序控制类指令的功能是
- A. 进行算法运算和逻辑运算
  - B. 进行内存和 CPU 之间的数据传送
  - C. 进行 CPU 和 I/O 设备之间的数据传送
  - D. 控制程序的执行顺序
5. 设  $X = -0.1001$ , 则  $[X]_{补}$  为
- A. 1.1001
  - B. 1.0110
  - C. 1.0111
  - D. 1.1101
6. 在加法器、寄存器的基础上增加部分控制电路实现乘法时, 用 B 寄存器存放
- A. 被乘数和被除数
  - B. 被乘数和除数
  - C. 乘数和被除数
  - D. 乘数和除数
7. 某 8 位计算机中, 假设  $x$  和  $y$  是两个带符号整数变量, 用补码表示,  $x = 63, y = -32$ , 则  $x - y$  的机器数和溢出标志分别是
- A. 5EH, 0
  - B. 5FH, 0
  - C. 5EH, 1
  - D. 5FH, 1
8. 通常情况下, CPU 的组成部件不包括
- A. ALU
  - B. 控制器
  - C. DRAM
  - D. 寄存器
9. CPU 严格按程序规定的顺序来执行指令序列, 这种功能属于
- A. 操作控制
  - B. 时间控制
  - C. 数据加工
  - D. 程序控制
10. 流水线 CPU 由于多条指令的重叠执行, 当后续指令所需的操作数刚好是前一段指令的运行结果时, 会发生的冲突为
- A. 资源相关冲突
  - B. 数据相关冲突
  - C. 控制相关冲突
  - D. 指令相关冲突
11. 存储单元是指
- A. 存放一个或几个字节的二进制信息的存储元的集合
  - B. 存放一个二进制信息位的存储元
  - C. 存放一个字节的存储元的集合
  - D. 存放两个字节的存储元的集合

12. 在主存和 CPU 之间增加 Cache 存储器的目的是
- A. 增加内存容量
  - B. 提高内存可靠性
  - C. 解决 CPU 和主存之间的速度匹配问题
  - D. 增加内存容量, 同时加快存取速度
13. 下列输入输出控制方式中可采用周期挪用方式的是
- A. DMA
  - B. 中断
  - C. 程序传送
  - D. 通道
14. 对外围设备进行编址时, 不必设置专门的 I/O 指令的编址方式是
- A. 独立编址方式
  - B. 统一编址方式
  - C. 混合编址方式
  - D. 地址映射方式
15. 下列有关“中断”的叙述中, 不正确的是
- A. 一旦有中断请求出现, CPU 立即停止当前指令的执行, 转而去受理中断请求
  - B. 若条件允许, CPU 响应中断时暂停运行当前程序, 转移到中断服务程序
  - C. 中断方式一般适用于随机出现的服务
  - D. 为了保证中断服务程序执行完毕以后, 能正确返回到被中断的断点继续执行程序, 必须进行现场保存操作

## 非选择题部分

注意事项:

用黑色字迹的签字笔或钢笔将答案写在答题纸上, 不能答在试题卷上。

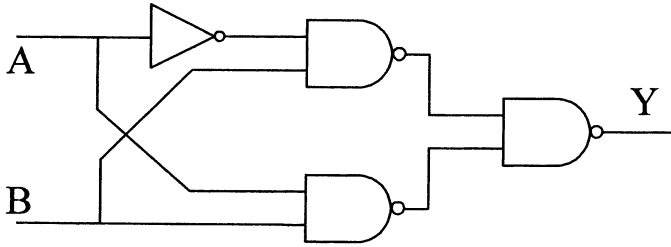
二、填空题: 本大题共 10 小题, 每小题 2 分, 共 20 分。

16. 1939 年, 美国依阿华大学教授约翰·阿塔纳索夫首次使用电子元件按\_\_\_\_\_原理制造了一台电子计算机。
17. 在时序逻辑电路中, 构成各种复杂时序逻辑电路的基本部件是\_\_\_\_\_。
18. 十进制 83.5 对应的 BCD 码表示为\_\_\_\_\_。
19. 补码减法器计算两个数差的补码是可用\_\_\_\_\_得到。
20. 补码一位乘法为了避免中间结果溢出, 被乘数、部分积取\_\_\_\_\_参加运算, 部分积初值为 0。
21. 现代 CPU 主要由运算器、\_\_\_\_\_和 Cache 三大部分组成。
22. 给计算机各功能部件提供工作时所需的时间标志的是\_\_\_\_\_。
23. CPU 能直接访问\_\_\_\_\_和主存, 但不能直接访问磁盘和光盘。
24. 计算机系统中, 根据应用条件和硬件资源不同, 数据传送方式可采用: 并行传送和\_\_\_\_\_传送。

25. DMA 技术的出现使得外围设备可通过\_\_\_\_\_直接访问内存。

三、计算题：本大题共 5 小题，每小题 4 分，共 20 分。

26. 写出题 26 图所示电路的逻辑表达式，并列真值表。



题 26 图

27.  $[X]_{\text{补}} = (1.1000111)_2$ ，求 X。

28. 已知  $x = -110110$ ， $y = -011011$ ，用变形补码（双符号位）计算  $x + y$ ，并判断运算结果是否溢出。

29. 假设一条指令的指令周期为取指令、指令译码、执行指令三个子过程段，且这三个子过程延迟时间相等，即每个子过程延迟时间都为 T。假设某程序共有  $n = 8000$  条指令，写出指令顺序执行方式下 CPU 执行该程序所需的总时间。

30. CPU 执行一段程序时，Cache 完成存取的次数为 3800 次，主存完成存取的次数为 200 次，已知 Cache 存取周期为 50ns，主存为 250ns，求 Cache / 主存系统的效率。（计算结果保留 1 位小数）

四、问答题：本大题共 6 小题，每小题 5 分，共 30 分。

31. 什么是触发器？按功能来分，常见的触发器有哪几种？

32. 简述变址寻址的基本原理，并说明指令  $\text{MOV CL}, [\text{SI}+1024\text{H}]$  的寻址过程。

33. 原码恢复余数除法的运算规则是什么？

34. 写出 CPU 的至少五个功能。

35. 有一个  $16\text{K} \times 16$  位 (bit) 的存储器，由  $1\text{K} \times 16$  位 (bit) 的 DRAM 芯片构成，问：

(1) 总共需要多少 DRAM 芯片？

(2) 画出存储体的示意图。

36. 说明程序查询方式与中断方式各自的特点。