

全国 2017 年 4 月高等教育自学考试

计算机系统结构试题

课程代码:02325

请考生按规定用笔将所有试题的答案涂、写在答题纸上。

选择题部分

注意事项:

1. 答题前,考生务必将自己的考试课程名称、姓名、准考证号用黑色字迹的签字笔或钢笔填写在答题纸规定的位置上。

2. 每小题选出答案后,用 2B 铅笔把答题纸上对应题目的答案标号涂黑。如需改动,用橡皮擦干净后,再选涂其他答案标号。不能答在试题卷上。

一、单项选择题 (本大题共 10 小题,每小题 1 分,共 10 分)

在每小题列出的四个备选项中只有一个是符合题目要求的,请将其选出并将“答题纸”的相应代码涂黑。错涂、多涂或未涂均不得分。

1. 在计算机系统的多级层次结构中,传统机器语言机器处于的级数为
A. 0
B. 1
C. 2
D. 3
2. 下列不属于软件移植技术的是
A. 统一高级语言
B. 采用系列机
C. 模拟
D. 编译
3. 正尾数小数点后的第 1 个 r_m 进制数位不为 0 的数称为
A. 规格化正尾数
B. 有效正尾数
C. 定点正尾数
D. 单精度正尾数
4. 在同样的器件条件下,要提高主存频宽,只有设法提高存储器的
A. 效率
B. 字数
C. 字长
D. 命中率
5. 实现中断响应次序的器件称为
A. 计数器
B. 排队器
C. 定时器
D. 触发器
6. 字节多路通道适用于连接
A. 大量低速设备
B. 少量低速设备
C. 大量高速设备
D. 少量高速设备

7. 页式存储器管理中,与主存中的每个页面能对应多少个虚页有关的是
- A. 地址
B. 存储速度
C. 页面号
D. 映像方式
8. 下列对静态流水线描述正确的是
- A. 静态流水线是功能不能改变的流水线
B. 静态流水线是只有一种功能的流水线
C. 静态流水线是在某一时间内各段只能按一种功能连接的流水线
D. 静态流水线是在某一时间内各段静止的流水线
9. 互连网络操作方式的种类有
- A. 2 种
B. 3 种
C. 4 种
D. 5 种
10. 下列不属于全局相关处理方法的是
- A. 加快和提前形成条件码
B. 猜测法
C. 加快短循环程序的处理
D. 推迟转移指令的执行

非选择题部分

注意事项:

用黑色字迹的签字笔或钢笔将答案写在答题纸上,不能答在试题卷上。

二、填空题 (本大题共 10 小题,每小题 2 分,共 20 分)

11. 计算机系统设计的主要任务包括系统结构、_____和_____的设计。
12. 浮点数阶值的位数主要影响可表示数的_____大小,而尾数的位数主要影响可表示区中能表示值的_____。
13. 程序员编程用的地址为_____,主存物理地址是程序在主存中的_____。
14. 为了弥补 CPU 与存储器在速度上的差距,一条途径是在组成上引入_____和_____技术,构成并行主存系统。
15. 替换算法的确定主要看主存是否有高的_____,也要看算法是否便于_____,辅助软、硬件成本是否低。
16. 在流水线中,无论是发生数相关,还是指令相关,或者会使_____出错,或者会使_____效率显著下降,必须加以正确处理。
17. 在向量处理中,逐个处理向量元素的方法为_____方式,对整个向量按相同操作都执行完之后再去执行别的操作的处理方式为_____方式。

18. 如果每个存储器模块有多个访问端口,将分布在交叉开关矩阵中的控制、_____和_____仲裁逻辑分别移到相应存储器模块的接口中,就构成了多端口存储器形式的结构。
19. 函数式程序本质上属于_____执行方式,从函数式程序的归约来看,计算机内部通常采用_____的存储结构。
20. 松耦合多处理机可分为_____和_____两种不同的构形。

三、简答题 (本大题共 5 小题,每小题 6 分,共 30 分)

21. 简述系列机思想对计算机发展的意义。
22. 简述设计 RISC 的基本原则。
23. 简述串行链接总线控制方式的优点。
24. 简述多处理机与阵列机在并行等级、硬件、算法和系统管理上的区别。
25. 简述控制驱动的控制流方式和数据驱动的数据流方式的特点。

四、简单应用题(本大题共 2 小题,每小题 10 分,共 20 分)

26. 根据 CPU 访问存储器数据情况,论述存储体系构成的主要依据。
27. 实现 16 个处理单元互连的 PM2I 单级网络。
 (1)写出所有各种单级 PM2I 互连函数的一般式。
 (2)3 号处理单元用单级 PM2I 网络可以将数据直接传送到哪些处理单元上?

五、综合应用题(本大题共 2 小题,每小题 10 分,共 20 分)

28. 现有长度为 8 的向量 A 和 B,请分别画出下列 2 种结构的处理器上求点积 $A \cdot B$ 的时空图,并求完成全部结果的最少时钟拍数。设处理器中每个部件的输出均可直接送到任何部件的输入或存入缓冲器中,其间的传送延时不计,指令和源操作数均能连续提供。
 (1)处理器有一个乘法部件和一个加法部件,不能同时工作,部件内也只能以顺序方式工作,完成一次加法或乘法均需 5 拍。
 (2)处理器有一个乘法部件和一个加法部件,乘法部件和加法部件可并行工作,部件完成一次加法或乘法均需 5 拍。
29. 由霍纳法则给定的表达式如下:

$$E = a(bc + d(ef + g(h + ij)))$$
 利用减少树高的办法来加速运算,要求:
 (1)画出树形流程图;
 (2)确定 T_p 、 P 、 S_p 、 E_p 的值。